

## Лекция 14.

### Глава 11. Микропроцессоры и микроконтроллеры

#### 11.1. Понятия микропроцессора и микроконтроллера

Для того, чтобы микросхемы могли выполнять различные задачи управления, разработан новый класс универсальных микросхем, которые можно программировать таким образом, чтобы выполнялись различные логические функции. Такие универсальные программируемые микросхемы называют *микропроцессорами*.

**Микропроцессор** (процессор) – это устройство, отвечающее за выполнение арифметических, логических операций и операций управления, записанных в машинном коде, реализованный в виде одной микросхемы или комплекта из нескольких специализированных микросхем.

Современные микропроцессоры представляют собой весьма сложные по устройству изделия микроэлектроники. Многочисленные типы микропроцессоров характеризуются различными архитектурными решениями и функциональными возможностями. Микропроцессорная

техника стремительно и многонаправленно развивается и совершенствуется, интегрируя новейшие достижения микроэлектроники и схемотехники.

Первые семейства 8-разрядных микропроцессорных БИС: 8080, 8085 (Intel), Z80 (Zilog), MC6800, MC6809 (Motorola), MCS6500 (MOS Technology) были разработаны к середине 80-х годов XX века. Отечественными аналогами стали микропроцессорные комплекты серий К580 и К1821.

Микропроцессорный комплект кроме собственно центрального процессора содержит около 20 вспомогательных микросхем (шинные формирователи, приемо-передатчики, контроллеры ввода-вывода, дисплея, интерфейса системы, прямого доступа к памяти и т.п.). Изучение взаимодействия микросхем микропроцессорного комплекта подробно изучается в курсе «Микропроцессорная техника».

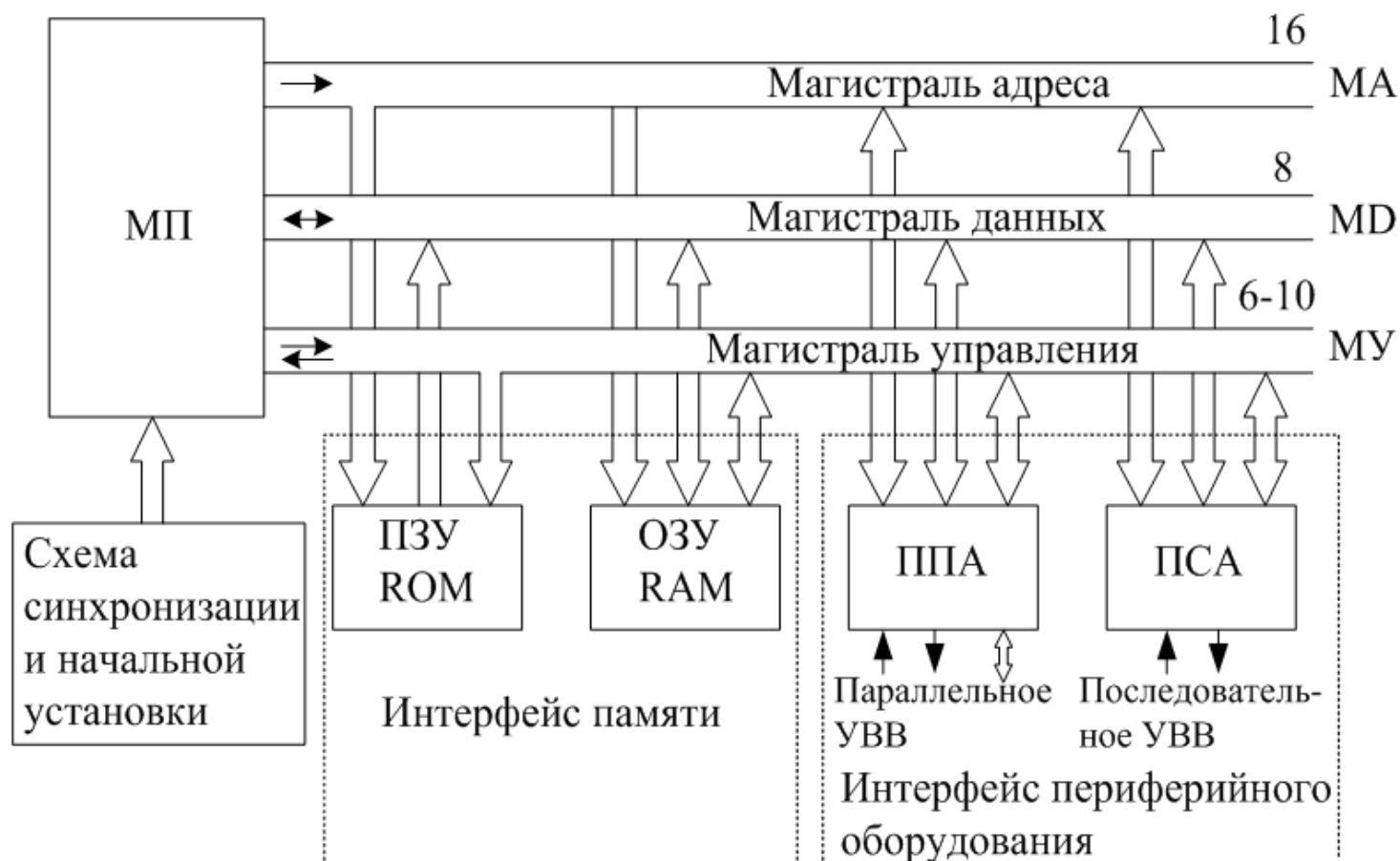
**Микроконтро́ллером** называют микросхему, предназначенную для управления электронными устройствами. В отличие от микропроцессора типичный микроконтроллер сочетает на одном кристалле функции процессора и периферийных устройств, содержит ОЗУ и (или) ПЗУ, интегрированные в микросхему устройства ввода-вывода, таймеры, АЦП и ЦАП, другие периферийные устройства.

По сути, это однокристальный компьютер, способный выполнять относительно простые задачи.

## **11.2. Структура микропроцессорного устройства**

В микропроцессорных устройствах применяются магистрально-модульный принцип построения микропроцессорных систем (МПС). Центральным устройством в системе является микропроцессор (МП), выполняющий арифметические и логические операции над данными, осуществляющий управление выборкой команд и данных из памяти и организующий взаимодействие всех устройств, входящих в систему.

Работа МП происходит под воздействием тактовых сигналов, вырабатываемых схемой синхронизации, часто выполняемой в виде отдельной микросхемы (генератора тактовых импульсов).



Программы работы МПС размещаются в модулях постоянных запоминающих устройств (ПЗУ) и оперативных запоминающих устройств (ОЗУ).

Микропроцессорные устройства и МПС содержат различные средства ввода-вывода информации. Шины адреса, данных и управления объединяют все устройства в единую систему. Периферийные устройства подсоединяются к шинам через программируемые периферийные адаптеры, осуществляющие передачу информации в параллельном или последовательном кодах. Наличие программно-настраиваемых адаптеров делает весьма гибкой и функционально богатой систему ввода-вывода информации в МПС.

Подготовка списка команд называется программированием.

Список команд представляет собой программу, которая заносится в ПЗУ или ОЗУ и предписывает микропроцессору определённые действия. МП считывает из памяти команду и выполняет ее. Далее МП формирует адрес следующей команды в программе, считывает, вы-

полняет и формирует адрес новой команды. Так функционирует микро-ЭВМ.

### **11.3. Основные свойства микропроцессоров**

1. *Длина слова* указывает, сколько бит могут обрабатываться параллельно, т.е. количество бит входных и выходных данных. Существуют 4-битовые, 8-битовые, 16-битовые и 32-битовые микропроцессоры.

#### **2. Скорость вычислений.**

При сравнении скорости вычислений сравнивают друг с другом длительность цикла обработки. Под длительностью цикла обработки понимают время, которое требуется для параллельного сложения двух двоичных чисел и для ввода-вывода этих чисел из/в память. Обычно цикл длится от 10 нс до 0,1 нс.

#### **3. Технология.**

Микропроцессоры производят в основном в МОП-исполнении. В этой технологии возможна максимальная степень интеграции. Среди МОП процессоров основу составляют *N*-МОП процессоры. Они по-

требляют мощность от 0,5 до 1,5 Вт. Различают статические и динамические микропроцессоры. Статические микропроцессоры имеют статическое ОЗУ и не нуждаются в регенерации. Динамические микропроцессоры имеют динамическое ОЗУ и требуют регенерации.

#### 4. Система команд.

- Микропроцессоры CISC (*complex instruction set computer*—компьютер с полным набором команд) классической архитектуры с полным набором (более 200) команд форматом от 1 до 20 бит с использованием более 10 способов адресации, используемые в большинстве современных персональных компьютеров типа IBM PC. Такое многообразие выполняемых команд, способов адресации и наличие 8 или 16 регистров общего назначения (РОН) позволяет разработчику реализовать наиболее эффективные алгоритмы решения различных задач. Однако при этом существенно усложняется структура МП, особенно его устройство управления, что приводит к увеличению размеров и стоимости кристалла, снижению производительности.

- Микропроцессоры RISC (*restricted (reduced) instruction set computer* — «компьютер с сокращённым набором команд») с неполным набором (около 100) команд с фиксированным форматом длиной 4 байта и числом РОН от 32 до нескольких сотен, в результате чего МП с RISC-архитектурой на 20-30% реже обращается к оперативной памяти. Такие микропроцессоры содержат набор только простых, чаще всего встречающихся в программах, команд. При необходимости выполнения более сложных команд в RISC-процессоре производится их автоматическая сборка из простых команд. Размеры МП с RISC-архитектурой меньше, их быстродействие выше по сравнению с процессорами с CISC-архитектурой. Начиная с процессора Pentium, корпорация Intel начала внедрять элементы RISC-технологии в свои изделия.

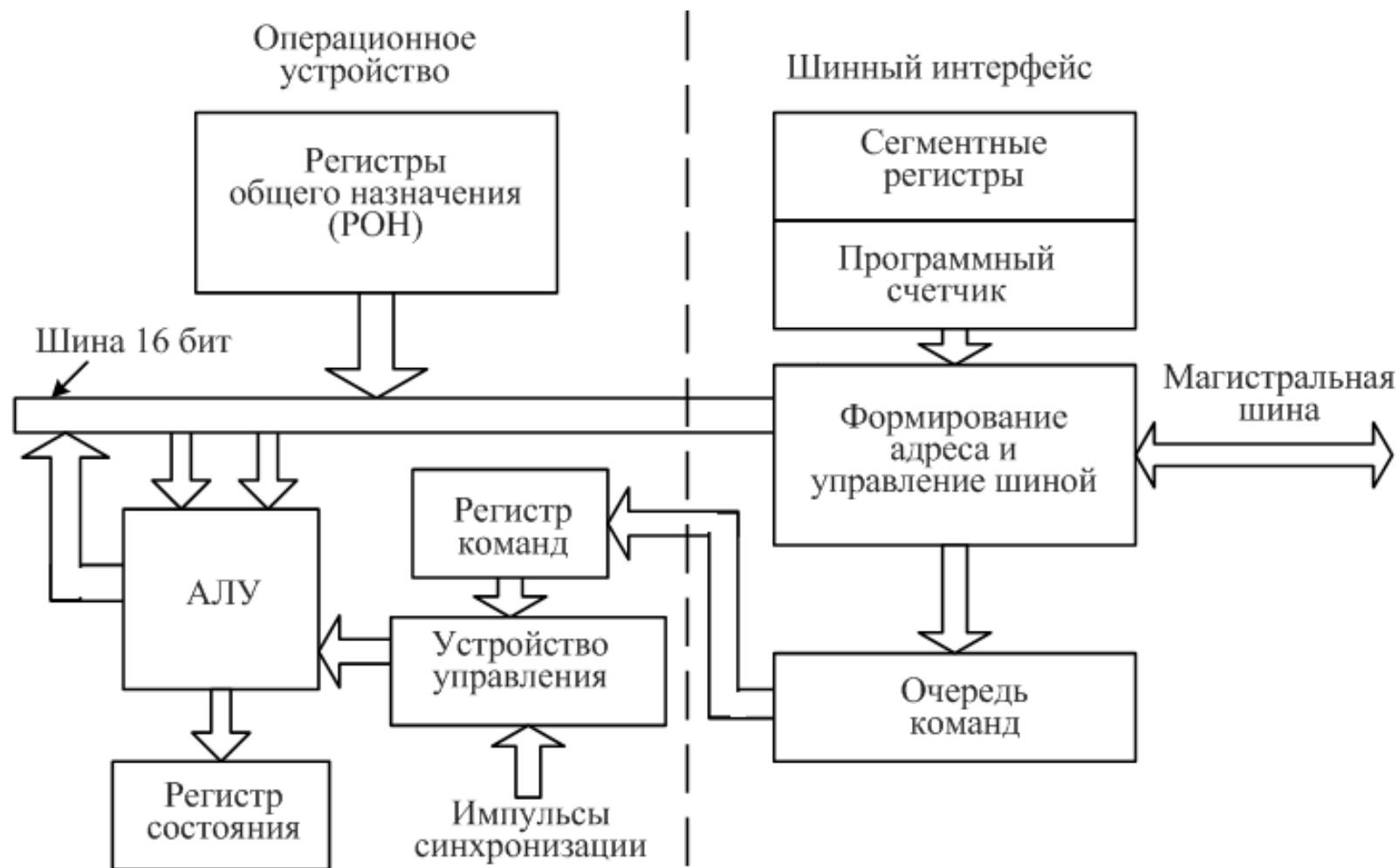
- Микропроцессоры VLIW (*very long instruction word* — «очень длинная машинная команда») , использующие очень длинные команды (128 бит и более), отдельные поля которых содержат коды, обеспечивающие выполнение различных операций. Специальный компи-



лятор планирования определяет группу команд, которые могут выполняться параллельно. Каждая такая группа образует одну сверхдлинную команду. Это позволило выполнять в течение одного такта группу коротких команд и упростить структуру VLIW-процессора. Данная архитектура реализована в микропроцессорах моделей PA850 (совместной разработки компаний Intel и Hewlett-Packard), в некоторых типах цифровых сигнальных процессоров (DSP) и является весьма перспективной для создания нового поколения сверхвысокопроизводительных процессоров.

#### **11.4. Структура и функционирование микропроцессора**

Типичная структура 8-разрядного микропроцессора содержит два автономных устройства: операционное устройство (ОпУ) и шинный интерфейс (ШИ).



В операционное устройство входят основные компоненты МП: АЛУ, устройство управления, регистр команды, регистр состояния (или регистр флагов) и восемь регистров общего назначения (РОН).

Шинный интерфейс связан с мультиплексной шиной адреса/данных и шиной управления и выполняет следующие функции: обеспечивает временное мультиплексирование, автоматически заполняет очередь команд следующими командами, суммирует содержимое одного из сегментов регистров с адресом памяти до выдачи его на шину адреса так, что память подразделяется на сегменты 64 кбайт.

Все действия в МП инициируются *импульсами синхронизации*, а внутренние элементы выполняют следующие функции:

- содержимое *программного счётчика* команд помещается на шину адреса, и следующую команду программы можно передать из памяти в МП;
- *регистркоманды* воспринимает команду;
- *устройство управления* дешифрует команду и инициирует в МП те действия, которые необходимы для её выполнения;
- *регистры общего назначения* содержат элементы данных, обрабатываемые командой;

все операции МП реализуются в АЛУ. Оно может изменять значения данных за счёт привлечения арифметических (сложение, вычитание и др.) и логических (логическое И, логическое ИЛИ и др.) функций;

- *регистр состояния* содержит флаги, регистрирующие особенности результатов операций АЛУ, например, переполнение.

Система команд конкретного МП может содержать от 50 до нескольких сотен различных команд.

В командах обработки и пересылки данных применяются различные способы (прямая регистровая, абсолютная, косвенная регистровая, индексная и др.) обращения к данным, называемыми *режимами адресации*.

При выполнении команд программы ШИ непрерывно пытается поддерживать очередь команд заполненной, считывая байты последующих команд из памяти, когда ОпУ выполняет команду и не требует использования шин. Это повышает быстродействие.

Иногда работа с очередью команд называется *конвейеризацией*.

## 11.5. Микроконтроллеры

Микроконтроллеры выпускают многие фирмы (Microchip Technology, Atmel, Texas Instruments и др.).

Рассмотрим микроконтроллеры семейства PIC (*Peripheral Interface Controller*) компании Microchip, которые объединяют все передовые технологии, имеют широкую номенклатуру и используются в устройствах, предназначенных для разнообразных сфер применения.

Высокая скорость выполнения команд в PIC контроллерах достигается за счет использования *двухшинной гарвардской архитектуры*, основанной на наборе регистров с разделёнными шинами и адресными пространствами для команд и данных.

Микроконтроллеры PIC содержат RISC-процессор с симметричной системой команд, позволяющей выполнять операции с любым регистром, используя произвольный метод адресации. Пользователь может сохранять результат операции в самом регистре-аккумуляторе или во втором регистре, используемом для операции.

### **11.5.1. Технические характеристики микроконтроллера PIC16F84A**

Микроконтроллер PIC16F84A относится к семейству КМОП микроконтроллеров, использует гарвардскую архитектуру с RISC – процессором и имеет следующие основные характеристики:

- используются только 35 простых команд;
- все команды выполняются за один цикл (1 мкс при частоте 4 МГц), кроме команд перехода, которые выполняются за 2 цикла (цикл состоит из четырех тактов генератора);
- рабочая частота от 0 Гц до 4 МГц;
- отдельные шины данных (8 бит) и команд (14 бит);
- 14-битные команды;
- 8-битные данные;
- 1024 x 14 электрически перепрограммируемой программной памяти на кристалле (EEPROM);
- 36 x 8 регистров общего использования;
- 15 специальных аппаратных регистров SFR;

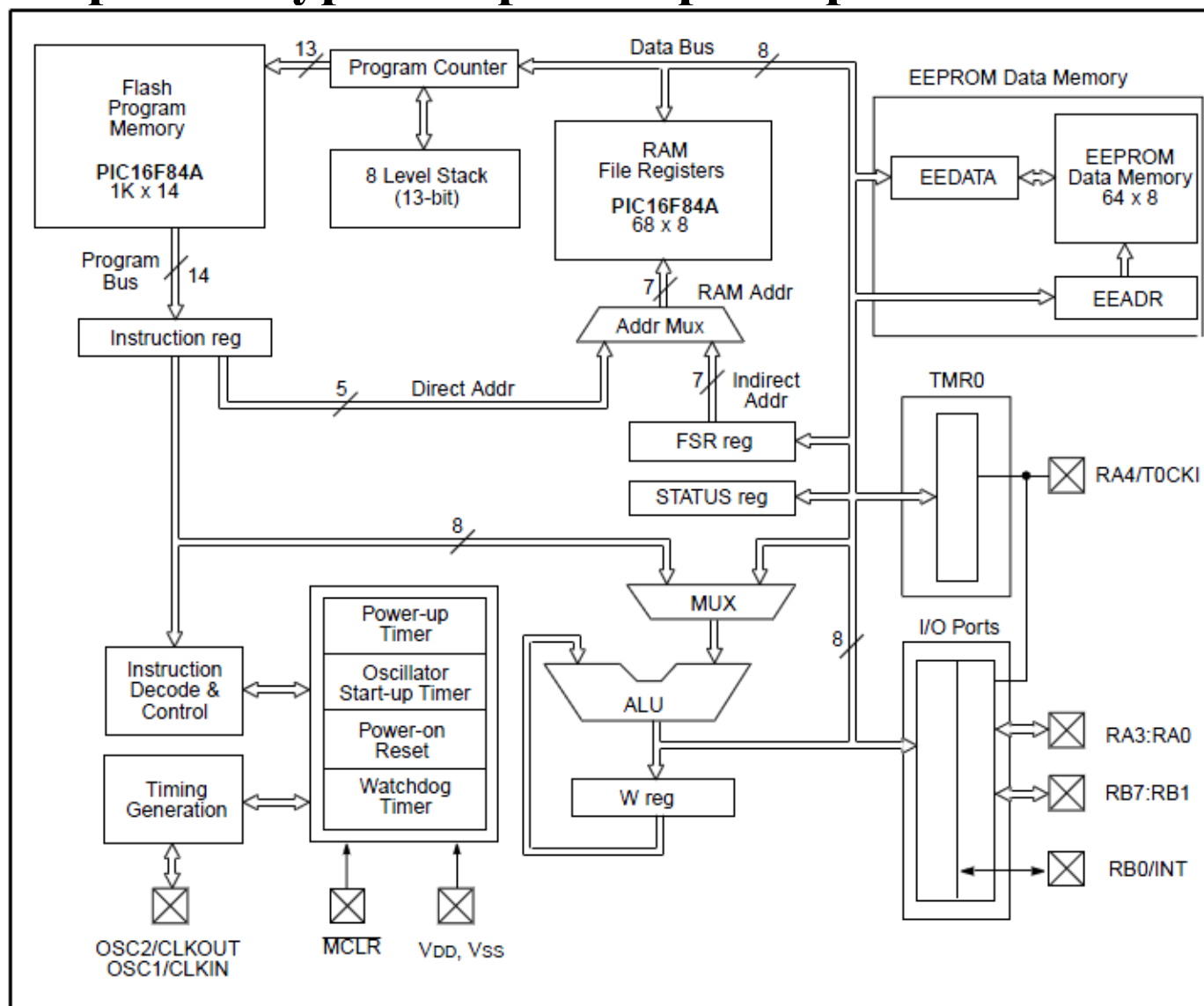
- 64 x 8 электрически перепрограммируемой EEPROM памяти для данных;
- восьмиуровневый аппаратный стек;
- прямая, косвенная и относительная адресация данных и команд;
- четыре источника прерывания.

Периферия и Ввод/Вывод:

- 13 линий ввода-вывода с индивидуальной настройкой;
- входной/выходной ток для управления светодиодами.
- макс. входной ток - 20 мА. ,
- макс. выходной ток - 25 мА.,

Четыре режима возбуждения встроенного генератора выбираются пользователем.

# Архитектура микроконтроллера PIC16F84A





Архитектура основана на концепции отдельных шин и областей памяти для данных и для команд (*Гарвардская архитектура*). Шина данных (Data bus), память данных (EEPROM Data Memory) (РПЗУ) и регистровое ОЗУ данных (RAM) - имеют ширину 8 бит, а программная шина (Program bus) и программная память (ПЗУ) (Flash Program Memory) имеют ширину 14 бит.

14 - битовая ширина программной памяти обеспечивает выборку 14-битовой команды в один цикл.

Двухступенчатый конвейер, использующий 8-ми уровневый стек, обеспечивает одновременную выборку и исполнение команды.

Все команды выполняются за один цикл, исключая команды переходов.

В PIC16F84A программная память объемом 1К x 14 расположена внутри кристалла. Исполняемая программа может находиться только во встроенном энергонезависимом ПЗУ.

Арифметико-логическое устройство АЛУ выполняет действия в 8-битными данными. Адресный мультиплексор (MUX) допускает прямую и косвенную адресацию ОЗУ данных.

Периферия включает в себя 8-битный таймер/счетчик с 8-битным программируемым предварительным делителем (фактически 16 - битный таймер), 13 линий двунаправленного ввода/вывода и другие модули.

### **11.5.3. Память**

Память в микроконтроллерах (далее МК) бывает трёх типов: память программы, оперативная память, энергонезависимая память.

В *память программы* (Flash Program Memory) загружаются строки текста программы. Загруженный текст программы не изменяется и не пропадает после выключения питания МК.

*Оперативная память* ( RAM) используется для обращения к ней из текста программы и загрузки изменяющихся оперативных данных.

В PIC16F84A оперативная память состоит из 36 ячеек.

*Энергонезависимая память (EEPROM) содержит данные, которые при выключении питания МК не пропадают. В PIC16F84A энергонезависимая память состоит из 64 ячеек.*

#### **11.5.4. Регистры**

Память RAM и EEPROM состоит из ячеек, называемых регистрами. Регистр – это устройство, предназначенное для записи, хранения и (или) сдвига цифровой информации, представленной в виде много-разрядного двоичного кода. В PIC16F84A регистры восьмиразрядные. В регистр может быть записано одно положительное число от 0 до 255.

#### **11.5.5. Системы счисления**

Математика МК использует *двоичную* (бинарную) систему счисления.

Десятичное число 255 в двоичной системе выглядит как восемь единиц `11111111`, а двоичное число 0 – как восемь нулей `00000000`.

Двоичные восьмибитные числа называют байтами: 1 БАЙТ = 8 БИТ. Нумерация битов идёт справа налево от нуля до семи.

Каждый регистр имеет свой порядковый номер – адрес регистра. Адрес регистра обозначают числом из *шестнадцатеричной системы* счисления, например, 1А. Шестнадцатеричное число представляет собой комбинацию 16 символов: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, А, В, С, D, Е, F.

F→15, 10→16, А→10, 1А→26.

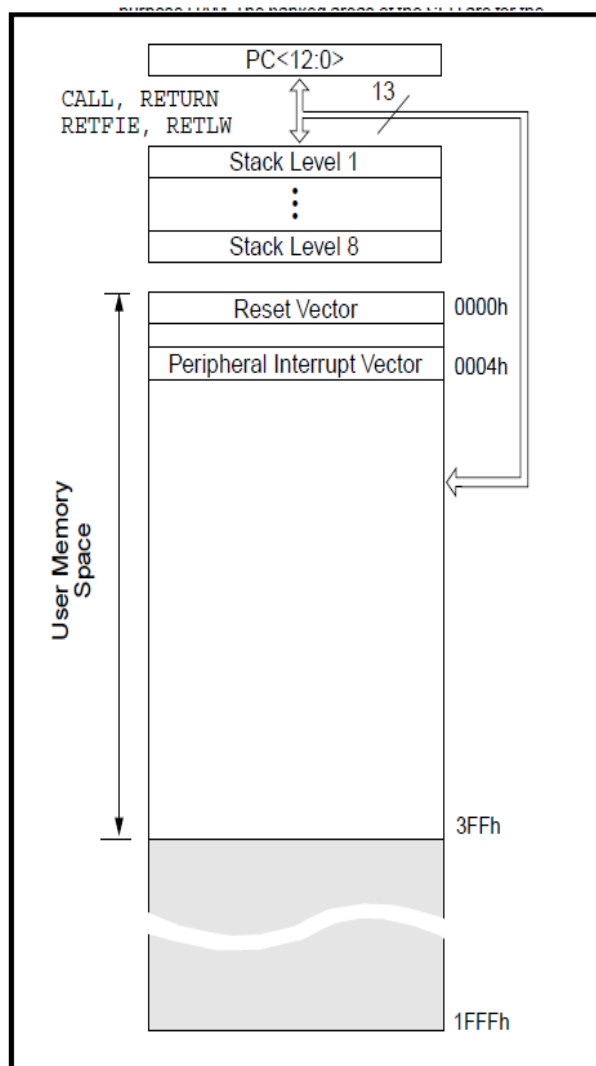
### **11.5.6. Формат записи чисел**

Десятичное число 26 записывают так:

- в десятичной системе: D26 или d26 или .26 (точка перед числом);
- в двоичной системе: B00011010 или B11010 или b11010;
- в шестнадцатеричной системе: 0x1A или 1Ah.

Адреса регистров традиционно пишут только в шестнадцатеричной форме. При работе с битами регистров нагляднее использовать двоичную запись.

## 11.5.7. Организация памяти программ и стека



Память программ

File Address		File Address	
00h	Indirect addr. <sup>(1)</sup>	Indirect addr. <sup>(1)</sup>	80h
01h	TMR0	OPTION_REG	81h
02h	PCL	PCL	82h
03h	STATUS	STATUS	83h
04h	FSR	FSR	84h
05h	PORTA	TRISA	85h
06h	PORTB	TRISB	86h
07h			87h
08h	EEDATA	EECON1	88h
09h	EEADR	EECON2 <sup>(1)</sup>	89h
0Ah	PCLATH	PCLATH	8Ah
0Bh	INTCON	INTCON	8Bh
0Ch			8Ch
4Fh 50h		CFh D0h	
7Fh		FFh	
Bank 0		Bank 1	

Память данных

Программный счетчик в PIC16F84A имеет ширину 13 бит и способен адресовать 8Kx14бит объема программной памяти. Однако, физически на кристалле имеется только 1Kx14 памяти (адреса 0000h-03FFh). Обращение к адресам выше 3FFh фактически есть адресация в тот же первый килобайт.

### **11.5.8. Организация памяти данных**

Память данных разбита на две области (рис.11.5). Первые 12 адресов занимают регистры специального назначения (SFR), вторая область – регистры общего назначения (GPR). Область регистров SFR управляет работой МК.

Обе области разбиты на банки 0 и 1. Банк 0 выбирается обнулением бита RP0 регистра статуса (STATUS). Установка RP0 в единицу выбирает банк 1. Каждый банк имеет размер 128 байт. Однако для PIC16F84A память данных существует только до адреса 04Fh.

Регистры с адресами 0Ch-4Fh могут использоваться как регистры общего назначения, которые представляют собой статическое ОЗУ. Адреса регистров общего назначения банка 1 отображаются на банк 0.

Следовательно, когда установлен банк 1, то обращение к адресам 9Ch-CFh фактически адресует банк 0.

К ячейкам ОЗУ можно адресоваться прямо, используя абсолютный адрес каждого регистра, или *косвенно*, через регистр указатель FSR.

### **11.5.9. Регистры специального назначения**

В регистрах специального назначения содержится *служебная информация, определяющая настройки работы МК*. Под настройками понимается запись восьмибитных чисел в регистры специального назначения, где каждый бит в этих числах определяет ту или иную настройку. Регистры специального назначения находятся в области оперативной памяти.

*Регистр статуса* (STATUS) содержит признаки операций АЛУ (арифметические флаги), состояние контроллера при сбросе и биты выбора страниц для памяти данных.

Регистр STATUS      Адрес 03h/83h

Бит 7	IRP	Бит выбора группы банков: 0 – банк 0,1 (000h -0FFh); 1 – банк 2,3 (100h -1FFh).
Биты 6,5	RP1:R P0	Биты выбора банка в пределах группы банков: 00–банк 0 (000h – 07Fh); 01-банк 1 (080h – 0FFh); 10-банк 2 (100h – 17Fh); 11-банк 3 (180h – 1FFh).
Бит 4	-ТО	Флаг переполнения сторожевого таймера WDT: 1 - после сброса по включению питания (POR) или выполнения команд CLRWDT, SLEEP; 0 - после переполнения WDT.
Бит 3	-PD	Флаг выключения питания: 1 - после сброса по включению питания (POR) или выполнения команды CLRWDT; 0 - после выполнения команды



		SLEEP.
Бит 2	Z	Флаг нулевого результата: 1-нулевой результат выполнения операции; 0-результат выполнения операции, отличный от нуля.
Бит 1	DC	Флаг переноса-заема (работа с младшим полубайтом): (для команд ADDWF, ADDLW, SUBWF, SUBLW): 1-был перенос их младшего полубайта; 0-не было переноса из младшего полубайта.
Бит 0	C	Флаг переноса-заема (работа с байтом): 1-был перенос из байта; 0-не было переноса из байта.

*Регистр конфигурации (OPTION) является доступным регистром по чтению и записи, который содержит управляющие биты для кон-*

фигурации предварительного делителя (предделителя), внешних прерываний, таймера, а также подтягивающих резисторов «pull-up» на выводах PORTB.

*Регистр прерываний* INTCON является доступным по чтению и записи регистром, который содержит биты доступа для всех источников прерываний.

#### **11.5.10. Счетчик команд**

Счетчик команд PCL и PCLATH имеет разрядность 13 бит. Младший байт счетчика (PCL) доступен для чтения и записи и находится в регистре 02h. Старший байт счетчика не может быть напрямую записан или считан и берется из регистра PCLATH (PC latch high) с адресом 0Ah. Содержимое PCLATH передается в старший байт счетчика команд, когда он загружается новым значением.

### **11.5.12. Прямая и косвенная адресация**

Когда производится прямая 9-битная адресация, младшие 7 бит берутся как прямой адрес из кода операции, а два бита указателя страниц (RP1,RP0) из регистра статуса (03h) (рис.11.7).

Признаком косвенной адресации является обращение к регистру INDF.

При косвенной адресации любая команда, которая использует INDF (адрес 00h) в качестве регистра, фактически обращается к указателю косвенной адресации, который хранится в FSR (04h).

### **11.5.13. Порты ввода-вывода**

Кристалл имеет два порта: 5-ти битный порт А и 8-ми битный порт В с побитовой индивидуальной настройкой на ввод или на вывод.

Порт А - это порт шириной 5 бит, соответствующие ножки кристалла RA <4:0>. Линии RA<3:0> двунаправленные, а линия RA4 - выход с открытым стоком. Адрес регистра порта А 05h. Относящийся к порту А управляющий регистр TRISA расположен на первой странице регистров по адресу 85h. TRISA<4:0> - это регистр шириной 5

бит. Если бит управляющего TRISA регистра имеет значение единица, то соответствующая линия будет устанавливаться на ввод. Ноль переключает линию на вывод и одновременно выводит на нее содержимое соответствующего регистра защелки.

Порт В - это двунаправленный порт, шириной в восемь бит (адрес регистра 06h). Относящийся к порту В управляющий регистр TRISB расположен на первой странице регистров по адресу 86h.

### **11.5.14. Модуль таймера и регистр таймера**

В режиме таймера регистр TMR0 будет инкрементироваться от внутреннего источника частоты каждый командный цикл (без делителя).

В режиме счетчика TMR0 будет инкрементироваться либо положительным, либо отрицательным фронтом на ножке RA4/T0CKI от внешнего источника.

Предделитель может быть использован или совместно с TMR0, или с Watchdog таймером.

Вариант подключения делителя контролируется битом PSA в регистре OPTION\_REG. При PSA=0 делитель будет подсоединен к TMR0. Коэффициент деления до 128 устанавливается битами PS0, PS1, PS2 регистра OPTION\_REG.

### **11.5.15. Память данных в ППЗУ (EEPROM)**

Память данных EEPROM позволяет прочитать и записать байт информации. Кристалл PIC16F84A имеет память данных 64x8 EEPROM бит. Доступ к ней осуществляется через два регистра: EEDATA (08h), который содержит в себе восьмибитовые данные для чтения/записи и EEADR (09h), который содержит в себе адрес ячейки, к которой идет обращение. Дополнительно имеется два управляющих регистра: EECON1 (88h) и EECON2 (89h).

### **11.5.17. Сторожевой (Watchdog) таймер**

Сторожевой таймер WDT предназначен для предотвращения катастрофических последствий от случайных сбоев программы.

Идея использования сторожевого таймера состоит в регулярном его сбрасывании под управлением программы или внешнего воздействия до того, как закончится его выдержка времени и не произойдет сброс процессора.

Если же микропроцессор случайно вышел за пределы программы либо заиклился на каком-либо участке программы, команда сброса сторожевого таймера скорее всего не будет выполнена в течение достаточного времени, *и произойдет полный сброс процессора, инициализирующий все регистры и приводящий систему в рабочее состояние.*

### 11.5.18. Типы генераторов

Кристаллы PIC16F84A могут работать с четырьмя типами встроенных генераторов:

- XT кварцевый резонатор;
- HS высокочастотный кварцевый резонатор;
- LP микропотребляющий кварцевый резонатор;
- RC - RC цепочка

### 11.5.19. Биты конфигурации

Слово конфигурации CONFIG

Таблица 1.5

Биты 13-4	CP	Биты защиты программ: 1=защита памяти программ выключена 0=все программы защищены.
Бит 3	----- PWRTE	Бит разрешения выдержки времени после включения питания: 1=выдержка есть; 0=выдержки нет.
Бит 2	WDTE	Бит разрешения работы WatchDog Timer: 1-разрешен; 0-запрещен.
Биты	FOSC1:FOSC0	Биты выбора типа

<1:0>		генератора: 00-LP генератор; 01-XT генератор; 10-HS генератор; 11-RC генератор.
-------	--	---

Кристалл PIC16F84A имеет пять битов конфигурации, которые хранятся в EEPROM по адресу 2007h и устанавливаются на этапе программирования кристалла. Эти биты могут быть запрограммированы (читаются как `0`) или оставлены незапрограммированными (читаются как `1`) для выбора нужного варианта конфигурации. Слово конфигурации содержит 14 бит.

### **11.5.20. Система команд микроконтроллера PIC16F84A**

Простая и эффективная система команд включает в себя всего 35 команд.



Каждая команда PIC16F84A - это 14-битовое слово, которое разделено по смыслу на следующие части: код операции, поле для одного и более операндов, которые могут участвовать или нет в этой команде.

Система команд PIC16F84A включает в себя:

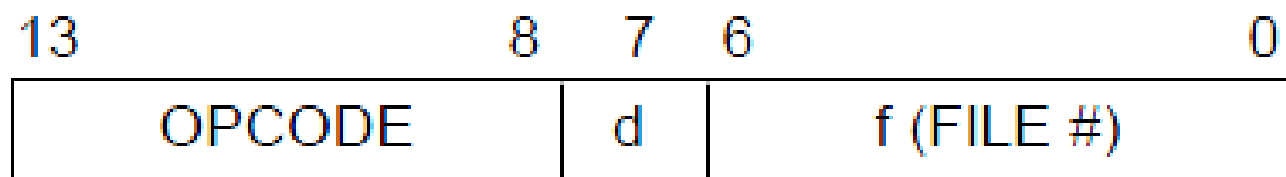
байт-ориентированные команды;

бит-ориентированные команды и операции с константами;

команды передачи управления.

Основные форматы команд показаны ниже.

Команды работы с байтами

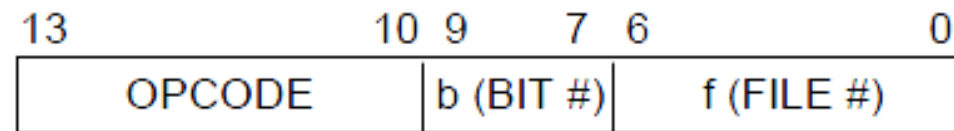


d = 0 для назначения W

d = 1 для назначения f

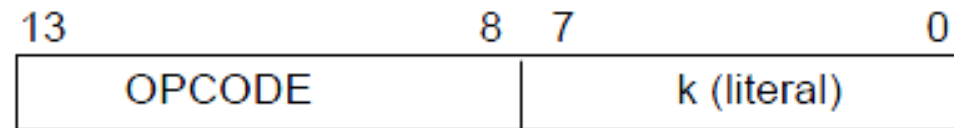
f = 7-битовый адрес регистра

### Команды работы с битами



b = 3-х разрядный номер бита  
f = 7-битовый адрес регистра

### Команды управления и операций с константами



k = 8-ми разрядная константа

### Команды CALL и GOTO



k = 11-ти разрядная константа

## 11.5.21. Разводка ножек микроконтроллера PIC16F84A

RA2	1	18	RA1
RA3	2	17	RA0
RA4/ T0CKI	3	16	OSC1/CLKIN
$\overline{\text{MCLR}}$	4	15	OSC2/CLKOUT
V <sub>ss</sub>	5	PIC16F84 14	V <sub>dd</sub>
RBO/INT	6	13	RB7
RB1	7	12	RB6
RB2	8	11	RB5
RB3	9	10	RB4

Обозначение	Нормальный режим	Режим записи EEPROM
RA0 – RA3	Двунаправленные линии ввода/вывода. Входные уровни TTL	
RA4/T0CKI	Вход через триггер Шмитта. Ножка порта ввода/вывода с открытым стоком или вход частоты для таймера/счетчика TMR0	

RB0/INT	Двунаправленная линия порта ввода/ вывода или внешний вход прерывания Уровни ТТЛ	
RB1 – RB5	Двунаправленные линии ввода/ вывода. Уровни ТТЛ	
RB6	Двунаправленные линии ввода/ вывода. Уровни ТТЛ.	Вход тактовой частоты для EEPROM
RB7	Двунаправленные линии ввода/ вывода. Уровни ТТЛ.	Вход/выход EEPROM данных.
$\overline{\text{MCLR}}/V_{pp}$	Низкий уровень на этом входе генерирует сигнал сброса для контроллера. Активный низкий.	Сброс контроллера Для режима EEPROM- подать $V_{pp}$ .
OSC1/CLKIN	Для подключения кварца,	

Обозначение	Нормальный режим	Режим записи EEPROM
	RC или вход внешней тактовой частоты	
OSC2/CLKOUT	Генератор, выход тактовой частоты в режиме RC генератора, в остальных случаях - для подкл.кварц	
Vdd	Напряжение питания	Напряжение питания
Vss	Общий(земля)	Общий

